



は A1, Ti, Zr, Hf, V, Nb やおよび TiO の群から選択される。この場合には接着子に注入されることはできる。  
電流を電子内においてより広げることができる。  
〔0026〕(凹凸) 光取り出し面に形成される凹凸の形状および個数は特に規定されないが、凹凸の形態としては、たとえば光取り出し面にフレータのような無数の穴が形成されている形態、光取り出し面上に開閉を有する三脚柱が形成された形態などである。  
光取り出し面上に開閉を開けずに直接して三脚柱が形成された形態、光取り出し面上に開閉を開けずに直接して三脚柱が形成された形態がある。  
〔0027〕この凹凸の製作方法としては、たとえば上記強化物系半導体回路を成長させた後に成長温度、ガス環境を適切に保つことによって、強化物系半導体回路上に凹凸を再成長させる方法、O<sub>2</sub>、S<sub>1</sub>、N<sub>2</sub> 等のマスクを形成して選択的に凹型強化物系半導体回路を成長させた後、ダイヤモンド粉またはアルミニナ粒を用いて凹型強化物系半導体回路を研磨する方法等である。

[0029] (支持基板) 本発明に用いられる支持基板の材質は特に限定されないが、たとえばNiに代換される金属性チキ、Au、AuおよびSnからなる合金、導電性を有するSi、GaAs、GaP、InP等の半導体基板を支持基板としてPdおよびInからなる保冷合金により接着することも可能である。なかでも、支持基板により接着することも可能である。なかでも、支持基板はNiメッキにより形成されていることが好ましい。この場合には支持基板を安価に作製することができる。

[0030] (反射層) 本発明に用いられる反射層は、光の取りだし面から効率よく光を取り出す観点からは、反射層に最も反射率が高い材料であるAgを用いることによると、光の回折による反射層の屈折率と低減させる観点から、銀の屈折率をPd等の金属化物系半導体層とオーミック接続する。

[0031] また、銀の屈折率と低減させる観点から、反射層はP型歪形電極であることが好ましい。ここで、P型電極となる反射層の材質としては、たとえばPd、Ni

電極面を設けなかった場合とほとんど変わらない。  
 [0021] また、光取り出し面は $\eta$ 型窒化物系半導体層の上面でもあります。が、 $\text{Si}_3\text{N}_4$ 、 $\text{In}_2\text{O}_3$ 、 $\text{Nd}_2\text{O}_3$ 、 $\text{ZrO}_2$ 、 $\text{TiO}_2$ 、 $\text{CeO}_2$ および $\text{Bi}_2\text{O}_3$ の群からなるいずれか一種からなる高屈折率膜を上記 $\eta$ 型窒化物系半導体層上に形成し、この高屈折率膜は $\eta$ 型窒化物系半導体層よりも屈折率が大きいことにより多く光を取り出すことができる。高屈折率膜は上記電極面を光取り出し面としてもできる。屈折率が異なるため光の外部取り出しが可能となるため光の外部取り出しが可能となる。  
 [0021] さらに、本発明は、上記窒化物系半導体発光素子の製造方法であつて、 $\text{Si}$ 基板を用意し、この $\text{Si}$ 基板に対して $\eta$ 型窒化物系半導体層、發光層および $\mu$ 型半導体層を形成されており、上記反射面は $\mu$ 型用電極であることが好ましい。

出し効率の向上を図り得る。また、n型塗化物系半導体層を直接加熱する必要がないため、光取り出し面をn型塗化物系半導体層の上面とし、上記した場合ではそれ以上の業子の屈折電圧の低減も図ることができ得る。  
 [100-22]また、In-Ga-N(0 < a < 1)で表わされる窒化物系半導体層を上記n型塗化物系半導体層と形成する工程と、上記S平坦板を除去する工程と、上記の屈折電圧を低減する工程と、凹凸を有する光取り出し面を形成する工程と、n型塗化物系半導体層から発光素子の製造工程を含む工程を組合せた工程である。

～800 nm の範囲内にわたりことが好ましい。元の光路を取り出し効率を向上させるためには発光波長から反射された光の波長と同程度が必要であり、上記強化方式系半導体内部での屈折率で発光波長を割った程度の大きさ以上の凹凸が必要であることを考慮すると上記層の最

る場合には、光取り出し面をピラミッド状に形成することができる。また、上記 S<sub>1</sub> は温度が  $\Delta T = 1.0 \times 10^{-2}$  cm<sup>-1</sup> 未満であるとピラミッド状の凹凸を形成しにくく、上記 S<sub>1</sub> は温度が  $\Delta T = 1.0 \times 1.01 \text{ cm}^{-1}$  よりも大きいと結晶成長が起る。成膜することができなくなる場合がある。  
〔0025〕また、凹凸が形成された光取り出し面上に

と取扱ふためP型GaN半導体層の膜厚を四くした場合にはP型GaN半導体層に多くのクラックが生じ、電子の移動電荷が増大してしまうという問題があった。これでは、高品質P型GaN半導体層を成長させ、成長後に空孔まで温度を戻した場合にはP型GaN半導体層に引張り応力が加わることでクラックが生じ、さらにP型GaN半導体層の膜厚が厚いことからクラックがより生じやすくなつたものと推測される。また、P型GaN半導

半導体回路に透明電極を形成した場合でも、P型 GaN 半導体回路が高くなることから素子の駆動電圧が増大してしまうという問題があつた。

【問題】「光明が解決しようとする課題」上記事例に鑑みて本発明は、発光部から放たれた光の外部取り出し効率を向上させることができる、かつネズの駆動圧を低減させることがことのできる置換物系半導体発光素子およびその製造方法を提供することを目的とする。

[課題を解決するための手段] 上記目的を達成するた  
めに、本実明は、支持基板上に形成された反射層と反射層  
上方に順次積層された①型塑化物系半導体層、第光露部  
および②型塑化物系半導体層とを含む第1半導体発光  
素子において、上記①型塑化物系半導体層上方に設置す  
る。

半導体強光発光素子であることを特徴とする。  
 (10009) ここで、本明の装置物系半導体強光発光素子においては、窒化シリコン ( $\text{Si}_3\text{N}_4$ )、酸化インジウム ( $\text{In}_2\text{O}_3$ )、酸化チオジム ( $\text{Nd}_2\text{O}_3$ )、酸化シリカ ( $\text{SiO}_2$ )、酸化チタン ( $\text{Ti}_2\text{O}_5$ )、酸化セリウム ( $\text{CeO}_2$ ) および酸化ビスマス ( $\text{Bi}_2\text{O}_3$ ) の群

本発明の量化物系半導体発光素子においては、上記量化物系半導体層の最大吸込みが200～800 nmの範囲内にあることが好ましい。  
 本発明の量化物系半導体発光素子においては、SiがドーピングされたIn<sub>x</sub>Ga<sub>1-x</sub>N(0 < x < 1)で覆われる量化物系半導体層上に上記量化物系半導体層の上面が上記光取り出し面であって、この量化物系半導



n型In<sub>0.03</sub>Ga<sub>0.97</sub>Cl<sub>0.26</sub>Siドープn型In<sub>0.9</sub>Ga<sub>0.1</sub>N<sub>0.28</sub>およびn型In<sub>0.9</sub>Ga<sub>0.1</sub>N<sub>0.28</sub>の上面には、再成長を行なうことで作製した凹凸を有するn型Ca<sub>0.4</sub>N取り出し面2.9が形成されている。  
 1005.9)さらに、実施例2の電子物系半導体発光素子においては、凹凸を有するn型Ca<sub>0.4</sub>N取り出し面2より形成されたり、透過性電極面2.13が熱凍結法により形成されたり、透過性電極面2.13の上面の一部にn型電極面2.10、n型用ゲンディング電極面2.11が形成されている。上述した本実施例においても、光の外側部を取り出し効率が高く駆動电压の低い、高輝度の发光物質半導体素子を製作することができる。その他は実施例1と同様である。

本発明の実施例3の図は、電極構造を示す。本実施例3は、ドープn型GaNと、からなるマスク32により成長されたn型GaNの光取り出し面39aである。

ラッド箇43、P型AlGaNキャリアブロック層  
 44、InGa<sub>1-x</sub>Nからなる発光層45、Siドープ  
 n型In<sub>0.93</sub>Ga<sub>0.07</sub>クラッド層46、Siドープn  
 型In<sub>0.61</sub>Ga<sub>0.39</sub>N層47およびSiドープn型GaN  
 層48が組成されている。また、n型GaN  
 クラッド層48が傾斜面に設けられている。  
 a. Nクラッド層48の上面にはn型GaN光取り出し面  
 49が形成されている。n型GaN光取り出し面49の  
 一部にn型用の電極41、n型用ボーメディング電極4  
 2が形成されている。さらに、n型GaN光取り出し  
 層49にはかねばねご状の光取り出し面49-aが形成され  
 ており、光取り出し面49-aの間はデータ構造となって  
 いる。

[0064] このまばご状の光取り出し面49-aは以  
 下のようにして作製される。まず、n型GaNクラッド  
 層48上に幅約1μmのストライアからなるマスクバタ

ーンを形成した後、1.8°Cで30分間熱処理を行なうことでマスクパターンをそのままこ状の形に変形させる。そして、R1Eを用いて垂直にエッチングすることによって、R1Eにより取り出しえるGaN層に転写して作成する。上述した本実施例においては、光の吸収率が高く遮断圧の低い、高輝度の誘光物質半導体発光素子を作製することができる。その他は実施例1と同様である。

【0065】(実施例5) 図7に本発明の実施例5の窒化系半導体発光素子の模式的な斜視図を示す。本実施

例の置化物系半導体族光発粒子においてはn型GaN光吸収層に形成されていることを特徴とし、電極5 9がアリズム状に形成されていることを特徴とする。

[0066] 本実施例の置化物系半導体族光発粒子は、電極を兼ねたNiメッキからなる支持基板5 1上にP型用電極5 2が形成され、P型用電極5 2上にP型GaNクラッド層5 3、P型A<sub>1~0.4</sub>G<sub>0.6~0.75</sub>In<sub>0.05~0.08</sub>Nキャリアプロック層5 4、発光層5 5およびSiドーパーn型GaNクラッド層5 8が順次積層されており、n型GaNクラッド層5 8の上面には再成長をなうことで作製した凹凸を有するn型GaN取り出し層5 9がアリズム形で形成される。このn型GaN取り出し層5 9の一部にn型用の電極5 10、n型用ボンディング電極5 11が形成されている。

[0067] 以下に、本実施例の置化物系半導体族光発粒子の製造方法について説明する。まず、図8 (a) はSi基板20の(001)主面60と(111)ファセット面61の関係を示した図であり、図8 (b) および図8 (c) はS1基板20を7°、3°オフセットした(001)面、(111)ファセット面61および(111)面アセット面70を有した置化物半導体膜の関係を示した断面図および概観図である。

[0068] この図8 (a) ～ (c) に示すように、(001)主面60より[01-1]軸のまわりで7°、3°回転したS1基板20若しくは、この面から任意の

ラッド面4.3、p型AlGaNキャリアプロック層  
 4.4、In<sub>x</sub>Ga<sub>1-x</sub>Nからなる発光層4.5、Siドーパー  
 n型In<sub>0.93</sub>Ga<sub>0.07</sub>クラッド層4.6、Siドーパーn  
 型In<sub>0.9</sub>Ga<sub>0.1</sub>N層4.7およびSiドーパーn型GaN  
 每クラッド層4.8が順次積層されている。また、n型GaNクラッド層4.8の上面にはn型GaN光取り出し面  
 4.9が形成されている。n型GaN光取り出し面4.9の  
 一部にn型用の電極4.10、n型用ボンディング電極4  
 .11が形成されている。さらには、n型GaN光取り出し  
 層4.9にはかまぼこ状の光取り出し面4.9aが形成され  
 ており、光取り出し面4.9aの間はテーブ構造となって  
 いる。  
 [0064] このまばこ状の光取り出し面4.9aは以  
 下のようにして作製される。まず、n型GaNクラッド  
 層4.8上に幅約1μmのストライプからなるマスクパタ

ーンを形成した後、1.80°Cで30分間熱処理を行なうことでマスクパターンをかまぼこ状の形に変形させる。そして、R1-Eを用いて垂直にエッチングすることによりかまぼこ状の形をn型GaN光取り出し層49に転写して製作する。上述した本実施例においては、光の取り出し部が高く駆動電圧の低い、高輝度の窒化物半導体発光素子を作製することができる。その他の点は実施例1と同様である。

【0065】(実施例5) 図7に本発明の実施例5の窒化物系半導体発光素子の模式的な斜視図を示す。本実施

例の電化物系半導体発光素子においてはn型GaN取  
り出し層59がアリジム状に形成されていることを特徴  
とする。

[0066] 本実施例の電化物系半導体発光素子は、電  
極を兼ねたNiメッキからなる支持基板51上にP型GaNク  
ラッド層52が形成され、P型用電極52上にP型GaNク  
ラッド層53、P型A<sub>1.20</sub>Ga<sub>0.75</sub>In<sub>0.05</sub>Nキャリ  
アプロック層54、発光層55およびSiドープn型G  
aNクラッド層58が順次積層されており、n型GaN  
クラッド層58の上面には拡張を行なうことで製作  
した凹凸を有するn型GaN取り出し層59がアリズ  
ム状に形成されている。このn型GaN取り出し層5  
9の一部にn型用の電極51、n型用ボンディング電  
極51が形成されている。

[0067] 以下に、本実施例の電化物系半導体発光素  
子の製造方法について説明する。まず、図8(a)はS  
i基板20の(001)正面60と(111)フェッ  
チ面61の関係を示した図であり、図8(b)および図  
8(c)はSi基板20を7.3°オフした(001)  
面、(111)フェッチ面61および(1-101)フェ  
チ面70を有した導体半導体層の関係を示した  
断面図および概念図である。

[0068] この図8(a)～(c)に示すように、  
(001)正面60より[01-1]軸のまわりで7.  
3°回転したSi基板20若しくは、この面から任意の

方向に3°以内の範囲で取れた面に対して、部分的にS<sub>1</sub>IO<sub>2</sub>Si<sub>4</sub>によるマスクを施し、そのS<sub>1</sub>IO<sub>2</sub>Si<sub>4</sub>からなるマスクのない開口部分に対してエッチングを行なうことことで、この(001)主面60とつながりが62°と異なる(111)ファセット面61を持つ構造を形成し、その上面に電極部半導体膜とエピタキシャル成長させることで、(1-1-0-1)ファセット面70を成長面としたGaN半導体膜を得ることが可能である。

でも(1-101)面を有する極めて平坦な面が得られる。  
[0070]そこで、図9(a)、図9(b)、図9(c)および図9(d)の順に、次第に溝上にのみみ盤化物半導体構造部品を溶接させ、てできた連続隙間に露化物半導体部品を形成させ、さらにはその上に露化物半導体部品を形成させ、てできた連続隙間にP型電極52およびN型電極51を支持基板として作製した後、S1基板20を除去することで、このS1基板200の(111)フェセット面61によって形成されたアリズム状の凹凸を有する光取り出し面を用いて本

実施例の置換物系半導体化素子を完成させることができる。  
〔0071〕以下、具体的に説明すると、まず、上記で説明したS1基板20を洗浄し、その上に、スパッタもしくはCVDの技術を用い、図10(a)に示すようにSiO<sub>2</sub>マスク14を1.0nm堆積させる。その後、フォトリソグラフの技術を行なうことで、部分的にSiO<sub>2</sub>マスク14をストライプ状に露存する。さらにはそのウェハをハッファードフッ酸などの酸エッチング等によって、図10(b)に示すように(111)フェセット面61をもつ構造を形成する。この構造は、S1基板20の[001]方向に延伸したストライプ状の凹部である。ここで、S1基板20の正面60と(111)フェセット面61とのなす角は約62°である。次に、図10(c)に示すように(111)フェセット面61の斜面間にSiO<sub>10</sub>マスク14を形成する。  
〔0072〕次に、S1基板20のフェセット面61上にMOCVD(有機金属気相成長)法を用いて、以下の成膜条件で窒化物半導体膜を成長させる。以下、具体的に説明する。  
〔0073〕まず、上記で記したプロセスによって構成したシリコン基板20をMOCVD装置内部に導入し、H<sub>2</sub>雰囲気の中で、約1100℃の高温でクリーンングを行なう。  
〔0074〕次に、キャリガスとしてH<sub>2</sub>を10L/

minの割合で流しながら、800°CでNH<sub>3</sub>を5L/minの割合で、TMAを10μmol/minの割合で、それぞれ装置内に導入して、図11(a)に示すように約50nmの厚みのAINバッファ層120を成長させ、その後同じ温度で、TMAの供給を停止し、TMGを約20μmol/minの割合で、SiH<sub>4</sub>ガスを0.05μmol/minの割合でそれ装置内に導入し、約3μmの厚さのSiドープ型GaNラッド層158を成長させる。  
 図10(7)次に、TMA、TMI、TMGの供給を停止して、基板温度を760°Cまで高温化し、TMIを6.5μmol/minの割合で、TMGを2.8μmol/minの割合でそれぞれ装置内に導入し、In<sub>0.18</sub>Ga<sub>0.82</sub>Nよりもなる3nm厚の井戸層を成長する。その後再び、850°Cまで昇温し、TMGを1.4μmol/minの割合で、

[0079] (比較例1) 実施例1の窒化物系半導体発光素子の構成において、光取り出し面1.9を形成せず、n型GaN層クラッド層1.8に直角n型用電極1.0を設けた構成のものを比較例1の窒化物系半導体発光素子とした。

[0080] (比較例2) 実施例1の窒化物系半導体発光素子において、n型とp型とを入れ替えた構成のものを比較例2の窒化物系半導体発光素子とした。

実施例	実施例					比較例
	1	2	3	4	5	
駆動電圧(V)	3.5	3.5	3.5	3.5	3.5	4.5
光取り出し効率(mW)	2.0	2.0	2.0	2.0	2.0	1.5

[0083] 第1からわかるように、実施例1～5の窒化物系半導体発光素子は比較例1の窒化物系半導体発光素子と駆動電圧は3.5Vで同等であるが、実施例1～5の窒化物系半導体発光素子の光取り出し効率は2.0mWである。比較例1の窒化物系半導体発光素子は比較例1の窒化物系半導体発光素子よりも光取り出し効率に優れていた。

[0084] また、実施例1～5の窒化物系半導体発光素子の駆動電圧は3.5Vであり、比較例2の窒化物系半導体発光素子は比較例1の窒化物系半導体発光素子より光取り出し効率を低下させることができた。

[0085] 今後開示された実施の形態および実施例はすべての点で示すて制限したものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが窓図である。

[0086] [発明の効果] 上述のように本発明によれば、加工性の高いSi基板上に、窒化物系半導体発光素子をエビタキシャル成長させ、p型窒化物系半導体側面に反転車の高い電圧を設けた後、支持基板を用いてウエーハを反転し、導電性の高いn型窒化物系半導体側面に凹凸を設けることによって、駆動電圧が低く、光の取り出し効率の高い高精度の窒化物系半導体発光素子を作製することが可能となった。

[図面の簡単な説明] [図1] 実施例1の窒化物系半導体発光素子の模式的な斜視図である。

[図2] P型クラッド層構成後の実施例1の窒化物系半導体発光素子の模式的な斜視図である。

[図3] Si基板除去後の実施例1の窒化物系半導体

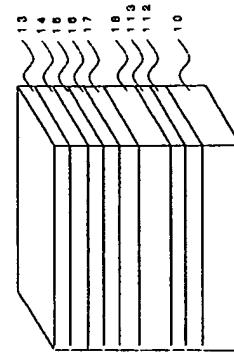
[0081] (測定結果) 実施例1～5および比較例1～2の窒化物系半導体発光素子の駆動電圧と光取り出力率の測定を行なった。下記表1に実施例1～5および比較例1～2の窒化物系半導体発光素子の測定結果を示す。

[表1]

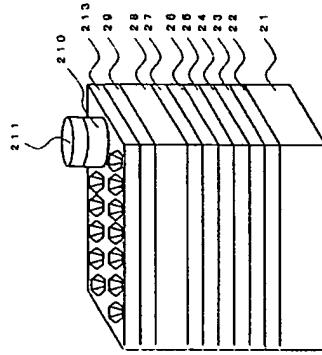
nGaN発光層、1.04 p型AlGaNキャリアアプローチ層、1.05 n型GaNコンクート層、1.06透光層、1.09 n型用パット電極。

光性電極、1.07 n型用電極、1.08 p型用パット電極。

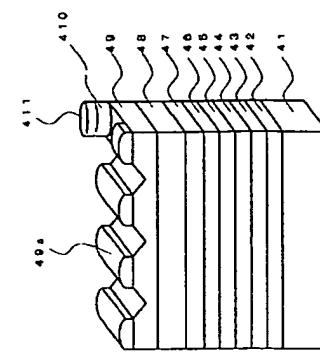
[図2]



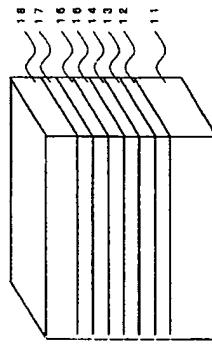
[図4]



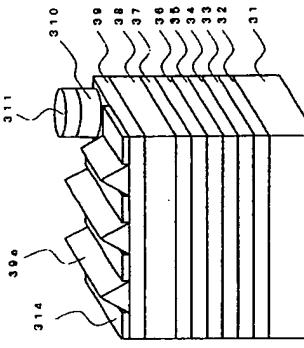
[図5]



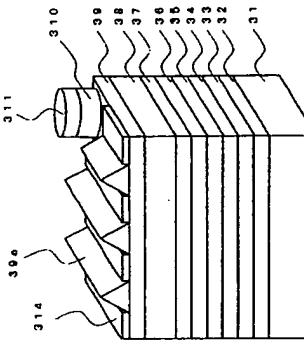
[図3]



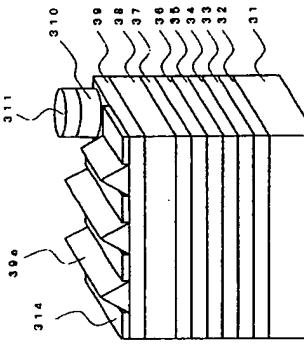
[図6]



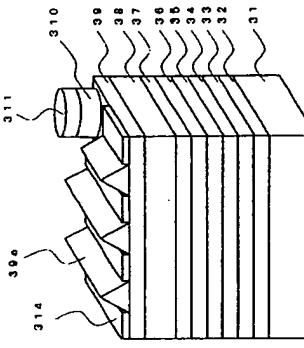
[図7]



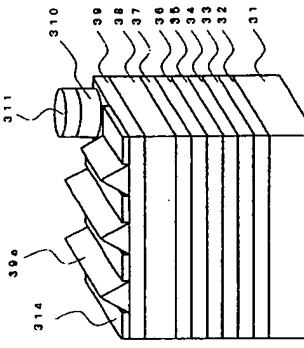
[図8]



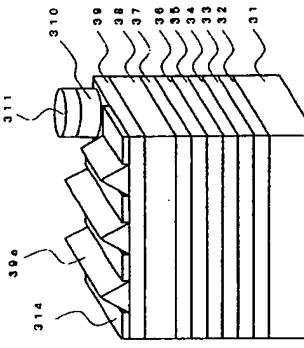
[図9]



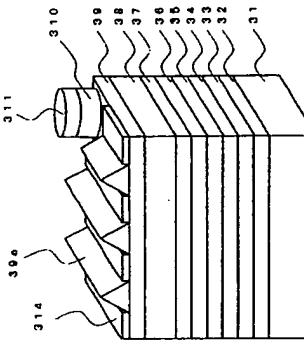
[図10]



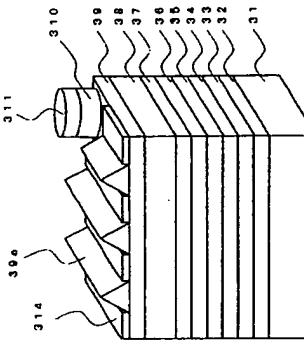
[図11]



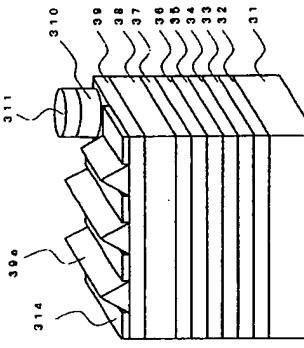
[図12]



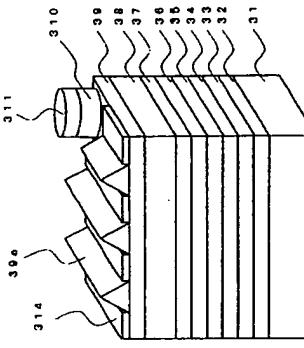
[図13]



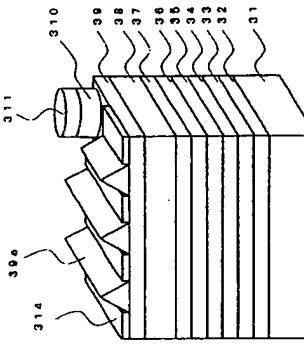
[図14]



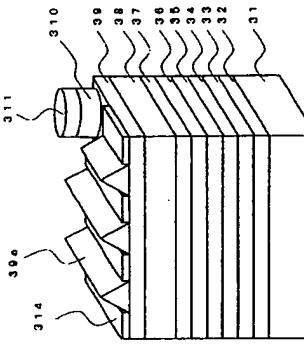
[図15]



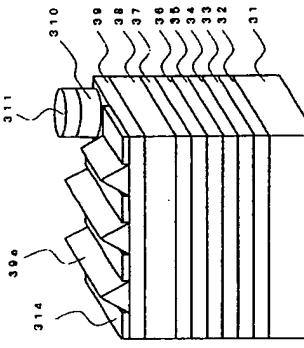
[図16]



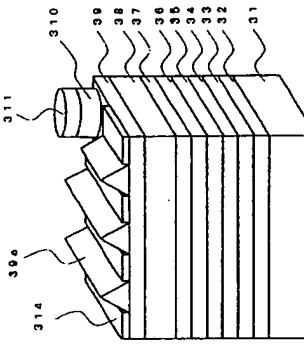
[図17]



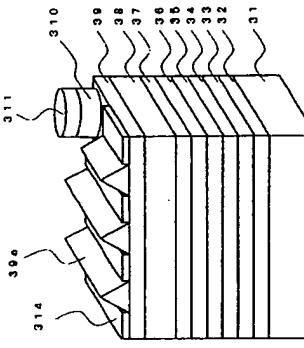
[図18]



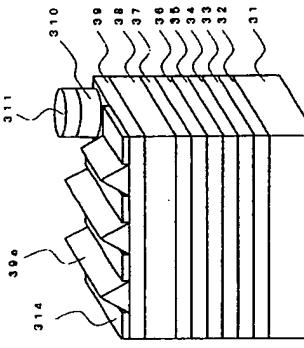
[図19]



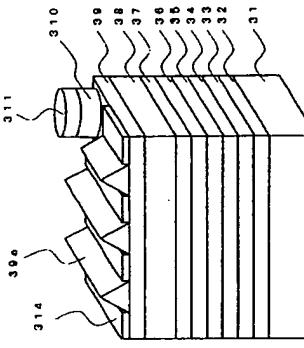
[図20]



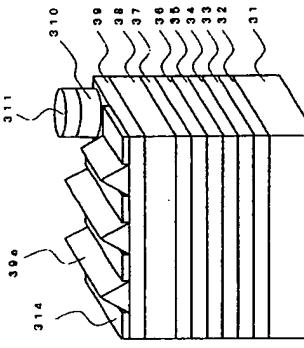
[図21]



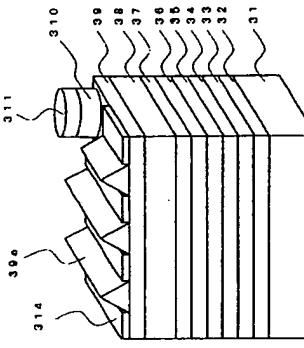
[図22]



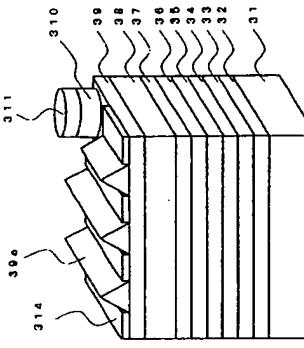
[図23]



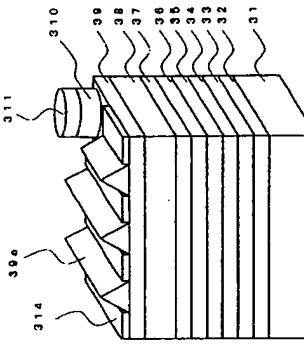
[図24]



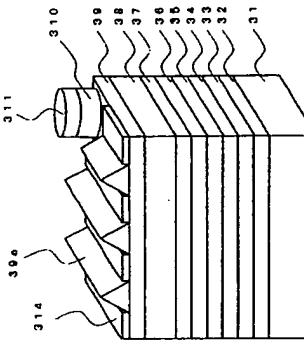
[図25]



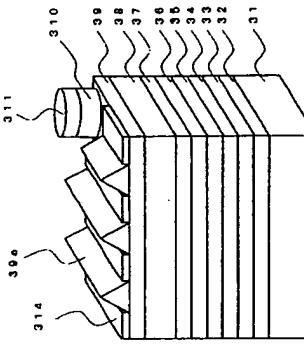
[図26]



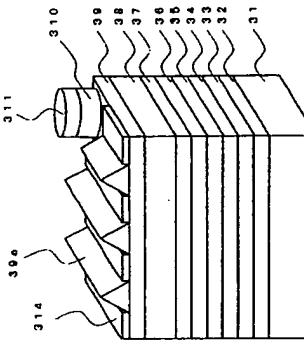
[図27]



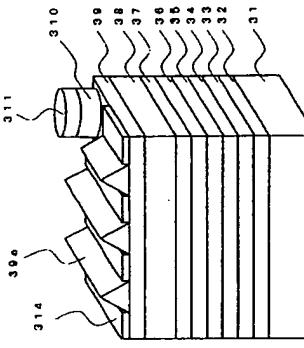
[図28]



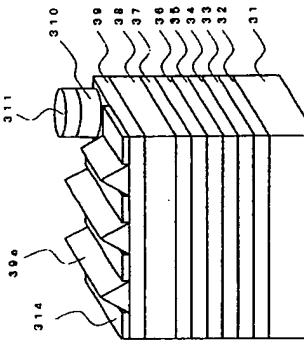
[図29]



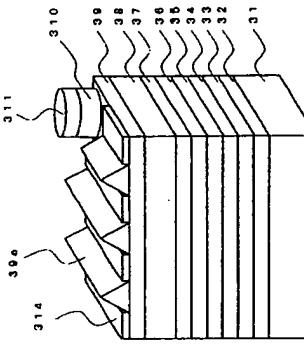
[図30]



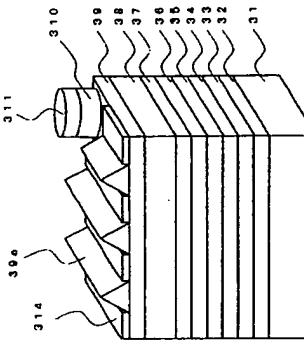
[図31]



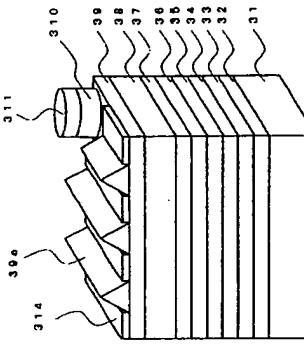
[図32]



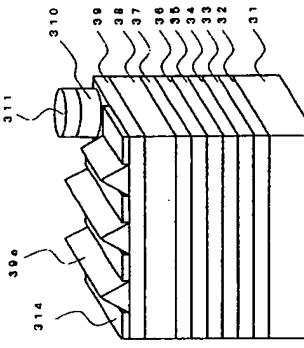
[図33]



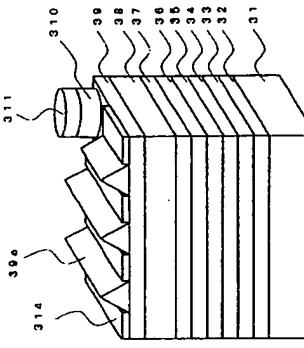
[図34]



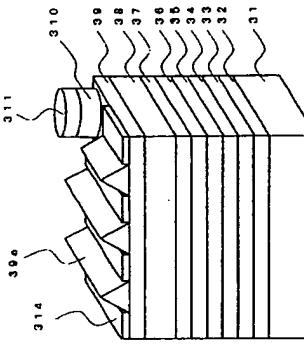
[図35]



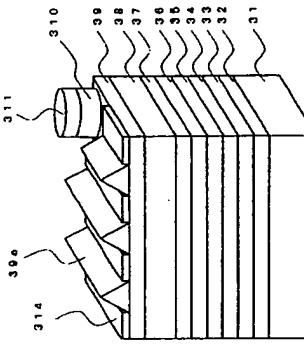
[図36]



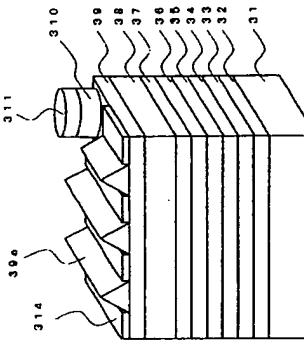
[図37]



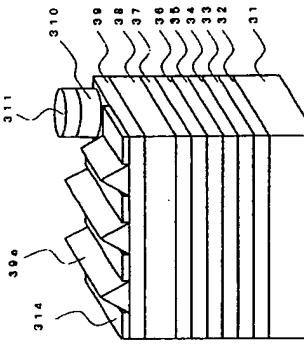
[図38]



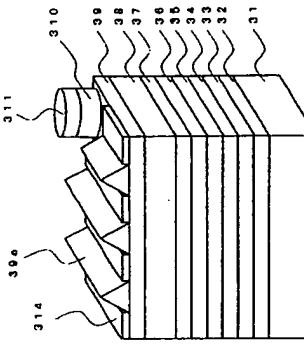
[図39]



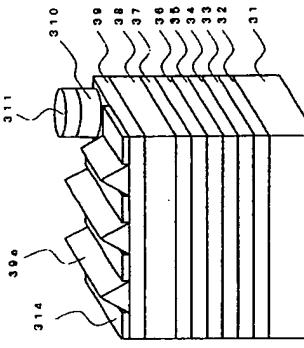
[図40]



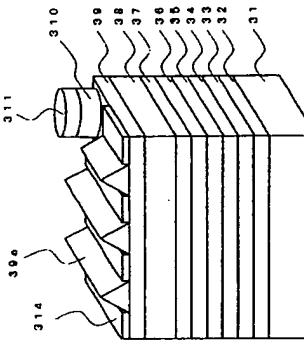
[図41]



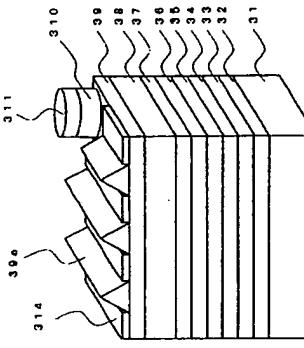
[図42]



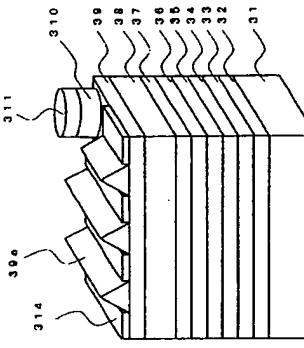
[図43]



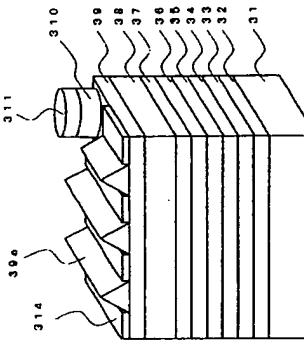
[図44]



[図45]

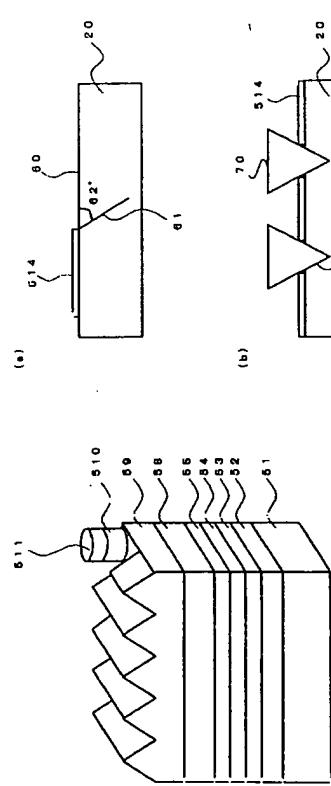


[図46]

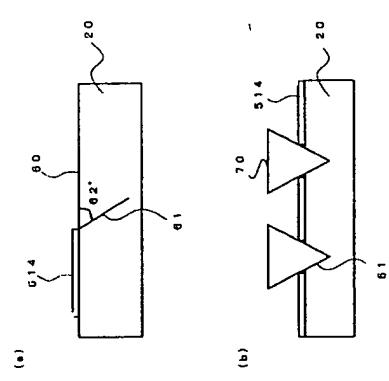


[図47]

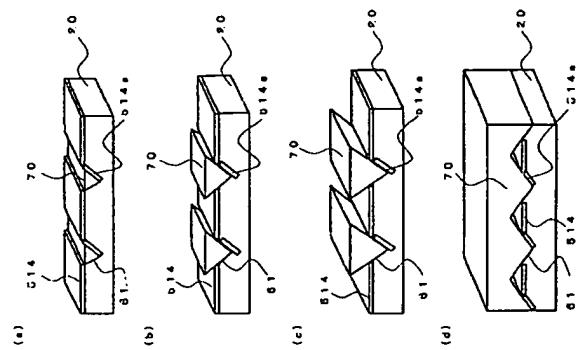
[図7]



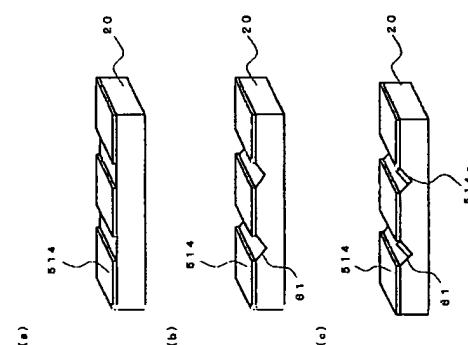
[図8]



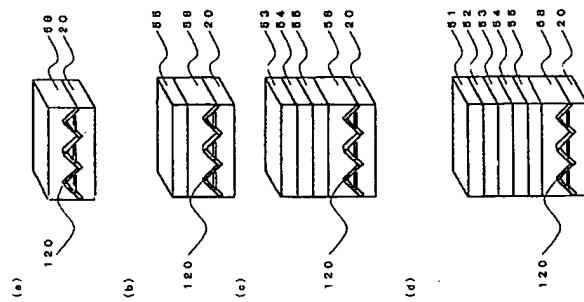
[図9]



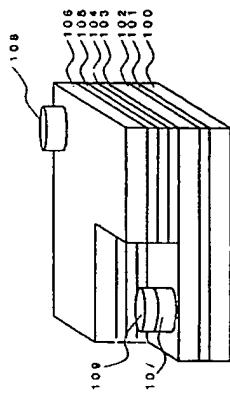
[図10]



[図11]



[図12]



## フロントページの続き

(72)発明者 鈴木 麻祐子  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤード株式会社内  
(72)発明者 木村 大覇  
大阪府大阪市阿倍野区長池町22番22号 シ  
ヤード株式会社内

Fターム(参考) 5F041 AA03 AA05 CA05 CA23 CA33  
CA34 CA40 CA65 CA74 CA82  
CA92 CB15  
5F045 AA04 AB09 AB14 AB17 AB18  
AC01 AC09 AC12 AD11 AD12  
AD13 AD14 AD15 AF03 AF04  
AF05 CA11 DA52 HA04